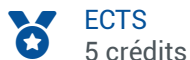


# SYSTEME NUMERIQUE DE TRAITEMENT DE L'INFORMATION



En bref

> **Code Ametys:** N8EN16

## Présentation

### Objectifs

L'objectif de cette UE est de présenter les principales architectures et technologies des processeurs numériques utilisés en télécommunications.

Une première partie est consacrée à la présentation de ce qu'est un processeur numérique FPGA, ainsi que le langage VHDL qui permet de développer un circuit qui sera alors programmé/instancié sur le processeur numérique FPGA.

Une deuxième partie de cours sera consacrée à la présentation d'autres architectures dédiées/spécialisées comme les processeurs DSP ou GPU, ainsi qu'une introduction aux problématiques d'adéquation algorithme architecture.

---

## Liste des enseignements

	Nature	CM	TD	TP	Crédits
FPGA : Architecture et Programmation	Matière				
Processeur pour le Traitement du Signal (DSP)	Matière				
Radio logicielle (USRP)	Matière				