

Conception synchrone des Systèmes Numériques



Composante
École Nationale
Supérieure
d'Électrotechnique
d'Électronique
d'Informatique
d'Hydraulique
et des
Télécommunications

En bref

- **Code Ametys:** N8EE03E
- **Ouvert aux étudiants en échange:** Oui

Présentation

Objectifs

- Comprendre l'utilité des circuits numériques synchrones face aux circuits asynchrones (prédictibilité, robustesse face aux courses et aux aléas).
- Connaître et mettre en oeuvre les techniques de conception de circuits synchrones.
- Savoir déterminer les paramètres essentiels d'un tel circuit pour en connaître les limites (notamment paramètres de temps)
- Être capable de choisir une architecture de circuits pour répondre à une contrainte (de fréquence de fonctionnement, d'encombrement, de consommation électrique).
- Concevoir, sur le papier et en VHDL, des machines d'états pour décrire le comportement de circuits numériques.

Description

- La matière comporte 5h15 de cours magistral, et 17h30 de projet. Elle est évaluée par un rapport sur le projet et la validation de jalons pendant les séances de projet.
- Le cours magistral présente les notions décrites dans les objectifs d'un point de vue théorique.

- Le projet permet de mettre en pratique ces notions, en concevant en VHDL un système numérique exploitant un thermomètre. Les étudiants doivent étudier la datasheet du thermomètre pour développer des machines d'états permettant de communiquer avec ce composant.

Pré-requis obligatoires

- Connaissance en électronique combinatoire et séquentielle.
- Connaissance de l'architecture bas niveau des FPGAs vue en cours de Technologie FPGA (N8EE03C)
- Maîtrise du VHDL